



تکلیف شماره ۱

درس : معماری کامپیوتر

محمدعلی شفیعیان

۱ - خروجی های چهار ثبات ۸ بیتی $R0$ ، $R1$ ، $R2$ و $R3$ از طریق یک مالتی پلکسر ۴ به ۱ به ورودی های ثبات پنجم $R5$ متصل است و انتقال اطلاعات به وسیله چهار متغیر زمانی $T0$ تا $T3$ که در هر لحظه فقط یکی از آنها یک می باشد، به صورت زیر مشخص شده است :

$$T0 : R5 \leftarrow R0$$

$$T1 : R5 \leftarrow R1$$

$$T2 : R5 \leftarrow R2$$

$$T3 : R5 \leftarrow R3$$

مدار سخت افزاری بکشید که انتقال اطلاعات ثبات های فوق را پیاده سازی نماید. همچنین اتصالات متغیرهای زمانی $T0$ تا $T3$ را به مالتی پلکسر و ورودی بار کردن ثبات $R5$ نیز بکشید.

۲ - یک نمودار گذرگاه مشترک (باس) مانند آنچه در شکل ۴-۳ کتاب موریس مانو برای چهار ثبات چهار بیتی ترسیم شده است، بکشید ولی در آن به جای مالتی پلکسر از بافر سه حالته و دیکدر استفاده کنید.

۳ - یک مدار سخت افزاری بکشید که عبارت زیر را پیاده سازی نماید :

$$x+yz : AR \leftarrow AR+DR$$

۴ - اشتباه عبارات زیر را بیان کنید :

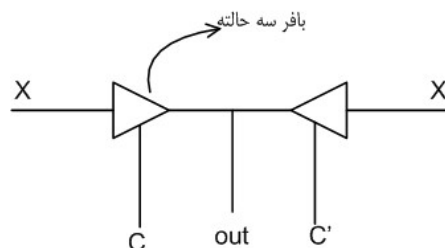
$$xT : AR \leftarrow \overline{AR}, AR \leftarrow 0 \text{ (الف)}$$

$$yT : R1 \leftarrow R2, R1 \leftarrow R3 \text{ (ب)}$$

$$zT : PC \leftarrow AR, PC \leftarrow PC+1 \text{ (پ)}$$

۵ - به منظور ساخت یک گذرگاه مشترک که ۳۲ ثبات ۱۶ بیتی را به یکدیگر متصل کند، حداقل سخت افزار لازم چیست ؟ (از MUX استفاده کنید)

۶ - مدار زیر چه عملی انجام می دهد ؟ (راهنمایی : جدول درستی آن را ترسیم کنید)(منظور از X' همان \overline{X} است)



۷ - جمله شرطی زیر را به کمک عبارات *RTL* بیان کنید.

$If (P=1) then (R1 \leftarrow R2) elseif (Q=1) then (R1 \leftarrow R3)$

۸ - عبارات *RTL* زیر را در نظر بگیرید :

$T1 : R2 \leftarrow R1$

$T2 : R2 \leftarrow \overline{R1}$

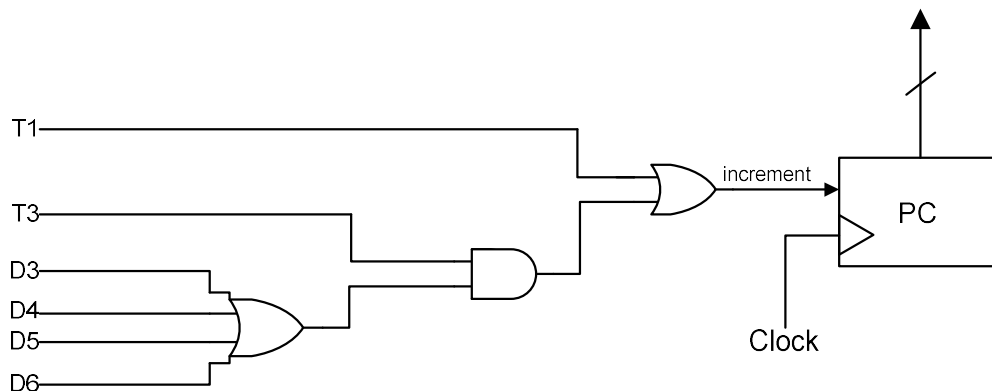
$T3 : R2 \leftarrow 0$

آیا عبارات فوق قابل پیاده سازی است یا خیر ؟ در صورت مثبت بودن پاسخ، چه شرطی باید بر روی متغیرهای زمانی $T1$ ، $T2$ و $T3$ وجود داشته باشد ؟

۹ - اگر در یک کامپیوتر سریال، ثبات ها ۳۲ بیتی و نرخ پالس ساعت آن یک میلیون در ثانیه باشد، نرخ پردازش بیت و کلمه آن چیست ؟

۱۰ - برای اتصال ۱۴ ثبات ۸ بیتی (که دارای پایه *Load* هستند) به یک باس داده، چه سخت افزاری نیاز است تا بتوان محتویات هر یک از ثبات ها را در هر ثبات دیگر قرار داد ؟

۱۱ - زبان انتقال ثبات (*RTL*) را برای دیاگرام سخت افزاری زیر بیان کنید.



۱۲ - پرسش تشویقی : مدار ۴ بیتی ریاضی زیر با یک خط کنترلی S و دو ثبات ۴ بیتی A و B مفروض است. به جای بلوک F چه مداری قرار دهیم تا وقتی که $S=0$ باشد مدار عمل $A+B$ و وقتی $S=1$ باشد، مدار عمل $A-B$ را با استفاده از مکمل ۲ ثبات B انجام دهد ؟

